

# MANUFACTURE OF MULTILAYERED CERAMIC ELECTRONIC COMPONENT

**Patent number:** JP3306814 (B2)  
**Publication date:** 2002-07-24  
**Inventor(s):** TANIGUCHI MASAOKI  
**Applicant(s):** MURATA MFG CO LTD  
**Classification:**

**- international:** H01G4/12; H01G4/30; H01G4/12; H01G4/30; (IPC1-7): H01G4/12; H01G4/30

**- european:**

**Application number:** JP19930267469 19931026

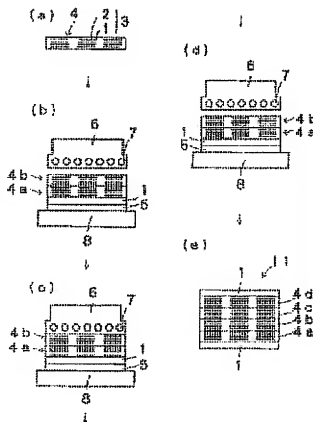
**Priority number(s):** JP19930267469 19931026

**Also published as:**

JP7122457 (A)

## Abstract of JP 7122457 (A)

**PURPOSE:** To provide a manufacturing method of a multilayered ceramic electronic component wherein distortion, position deviation and disconnection of a circuit layer formed between the sheets of a laminate are prevented, by reducing the pressure in the course of a lamination process which is applied to the green sheets, in the process for stacking the green sheets. **CONSTITUTION:** A laminate is formed by stacking a plurality of ceramic green sheets and interposing circuit layers between the ceramic green sheets. When a laminate 11 of ceramic green sheets having a specified thickness is obtained in the manufacturing method of a multilayered ceramic electronic component, a plurality of lamination block bodies 4 whose thickness is small as compared with the laminate of the ceramic green sheets having a specified thickness are previously prepared, and laminated in the lamination direction of the ceramic green sheets, thereby forming a laminate having a specified thickness.



Data supplied from the esp@cenet database — Worldwide

# MANUFACTURE OF MULTILAYERED CERAMIC ELECTRONIC COMPONENT

**Patent number:** JP7122457 (A)  
**Publication date:** 1995-05-12  
**Inventor(s):** TANIGUCHI MASAOKI  
**Applicant(s):** MURATA MANUFACTURING CO

**Also published as:**

☐ JP3306814 (B2)

**Classification:**  
 - international: H01G4/12; H01G4/30; H01G4/12; H01G4/30; (IPC-17): H01G4/12; H01G4/30

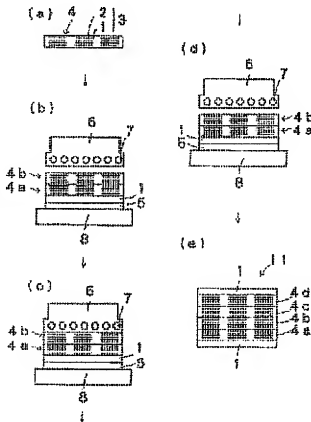
- european:

**Application number:** JP19930267469 19931026

**Priority number(s):** JP19930267469 19931026

## Abstract of JP 7122457 (A)

**PURPOSE:** To provide a manufacturing method of a multilayered ceramic electronic component wherein distortion, position deviation and disconnection of a circuit layer formed between the sheets of a laminate are prevented, by reducing the pressure in the course of a lamination process which is applied to the green sheets, in the process for stacking the green sheets. **CONSTITUTION:** A laminate is formed by stacking a plurality of ceramic green sheets and interposing circuit layers between the ceramic green sheets. When a laminate 11 of ceramic green sheets having a specified thickness is obtained in the manufacturing method of a multilayered ceramic electronic component, a plurality of lamination block bodies 4 whose thickness is small as compared with the laminate of the ceramic green sheets having a specified thickness are previously prepared, and laminated in the lamination direction of the ceramic green sheets, thereby forming a laminate having a specified thickness.



Data supplied from the esp@cenet database — Worldwide

特開平7-122457

(43) 公開日 平成7年(1995)5月12日

(51) Int.Cl.<sup>4</sup>

H 0 1 G

4/12

4/30

識別記号

3 6 4

3 1 1

庁内整理番号

F 9174-5E

F I

技術表示箇所

審査請求 未請求 請求項の数 1 O L (全 4 頁)

(21) 出願番号 特願平5-267469

(22) 出願日 平成5年(1993)10月26日

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 谷口 政明

京都府長岡京市天神二丁目26番10号 株式

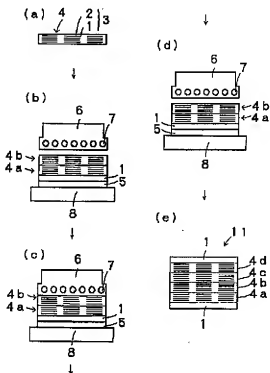
会社村田製作所内

(54) 【発明の名称】 積層セラミック電子部品の製造方法

(57) 【要約】 (修正有)

【目的】 グリーンシートを積み重ねる工程において、1枚のグリーンシートにかかる積層工程時の圧力を減少させて、積層体のシート間に形成された回路層の歪み、位置ずれ、切断を防ぐ積層セラミック電子部品の製造方法を提供する。

【構成】 複数のセラミックグリーンシートを積層し、セラミックグリーンシートの間に回路層が介持されている積層体を焼成する積層セラミック電子部品の製造方法において、所定の厚みを有するセラミックグリーンシートの積層体 11 を得るに当たり、前記所定の厚みのセラミックグリーンシートの積層体 11 に比べて、厚みの薄い複数個の積層ブロック体 4 をあらかじめ準備し、前記複数個の積層ブロック体を、セラミックグリーンシートの積層方向に積層して、前記所定の厚みを有する積層体とする。



1

## 【特許請求の範囲】

【請求項1】 複数のセラミックグリーンシートを積層し、セラミックグリーンシートの間に回路層が介在されている積層体を焼成する積層セラミック電子部品の製造方法において、所定の厚みを有するセラミックグリーンシートの積層体を得るに当たり、前記所定の厚みのセラミックグリーンシートの積層体に対して、厚みの薄い複数個の積層ブロック体をあらかじめ準備し、前記複数個の積層ブロック体を、セラミックグリーンシートの積層方向に積層して、前記所定の厚みを有する積層体とする

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 この発明は、積層構造を有する積層セラミック電子部品の製造方法に関する。

## 【0002】

【従来の技術】 積層セラミック電子部品としては、積層セラミックコンデンサのほか、多層セラミック基板、積層バリスタ、積層圧電素子等がある。

【0003】 一般的に積層セラミックコンデンサを製造するに当たっては、例えば、チタン酸バリウムからなる誘電体セラミック粉末を有機バインダーと混合してスラリー状にし、これをドクターブレード法等によってグリーンシートとし、この上に内部電極となる金属粉末のペーストをスクリーン印刷法等によって印刷し、さらにこの上にグリーンシートを積み重ねて内部電極ペーストを印刷し、これを適宜回数繰り返して、圧着後、1300～1400℃の温度で焼成し、得られた焼結体の内部電極と電気的接続する外部電極を焼結体端面に形成することが行われている。

## 【0004】

【発明が解決しようとする課題】 このようにして製造される積層セラミックコンデンサにおいては、グリーンシートの積み重ねを内部電極ペーストの印刷とが交互に行われるため、例えばグリーンシートをN枚積み重ねる場合、一番最初のグリーンシートはN回の圧力を受け、一番最後のグリーンシートは1回の圧力を受ける。枚数が少なければ一番最初のグリーンシートにかかる圧力は問題とならないが、枚数が多くなれば、圧力を受ける回数も増加する。そのため、最初のグリーンシートに形成された電極パターンが、図3のように歪んだり、図4のように位置ずれを起こしたりする。このため、電極パターンが切断されたり、歪みや変形が生じたり、位置ずれが生じたりして、電気的特性の変化による不良が問題となっている。

【0005】 図3のような電極パターンの変形や図4のような電極の位置ずれを考慮して、電極パターン間の距離スペース、つまりギャップマージンGを増やすことも行っているが、取得容量が小さくなること、積層数をこれ以上増やすことが困難なため、小型で大容量の積層

2

コンデンサを得るには限界がある。

【0006】 この発明の目的は、グリーンシートを積み重ねる工程において、1枚のグリーンシートにかかる積み重ねる工程時の圧力を減少させて、積層体のシートの間に形成された回路層の歪み、位置ずれ、切断を防ぐ積層セラミック電子部品の製造方法を提供することである。

## 【0007】

【課題を解決するための手段】 この発明は、複数のセラミックグリーンシートを積層し、セラミックグリーンシートの間に回路層が介在されている積層体を焼成する積層セラミック電子部品の製造方法において、所定の厚みを有するセラミックグリーンシートの積層体を得るに当たり、前記所定の厚みのセラミックグリーンシートの積層体に対して、厚みの薄い複数個の積層ブロック体をあらかじめ準備し、前記複数個の積層ブロック体を、セラミックグリーンシートの積層方向に積層して、前記所定の厚みを有する積層体とすることを特徴とする

## 【0008】

【作用】 この発明において、積み重ねる工程における1枚のグリーンシートが受ける圧力回数を減少（分散）させたことにより、グリーンシートの間に介在された回路層の歪みや位置ずれや切断が起こらなくなる。また、変形を補うためのギャップマージンを大きくともなくともよくなる。

## 【0009】

【実施例】 以下、この発明の実施例として、積層セラミックコンデンサの製造方法について説明する。図1は、この発明の実施例の積層ブロック体を積層して積層体を得る方法を示している。図2は、セラミックグリーンシートを積み重ねて積層ブロック体を得る工程を示している。

【0010】 最初に積層ブロック体を形成するまでの方法を説明する。図2において、(a)で示すように、たとえばチタン酸バリウム系セラミックスのような誘電体セラミック粉末及びバインダーを溶剤とともに混練し、セラミックスラリーを調整し、このセラミックスラリーを用い、ドクターブレード法等によりセラミックグリーンシート1を成形する。

【0011】 次に、(b)で示すように、セラミックグリーンシート1の主表面に、回路層としての内部電極2を形成するため、銀、銀-パラジウム、白金、ニッケル、あるいはそれらの合金などを含む導電性ペーストをスクリーン印刷法等で塗布する。これら導電性ペーストは、例えば50～200℃の温度で乾燥され、内部電極2となる導電層を有するセラミックグリーンシート3が準備される。

【0012】 次に、(c)で示すように、台板8の上に支持体5があり、その上に、セラミックグリーンシート3を台板8に対向するように配置する。セラミックグリ

3

ーンシート3の上方には、ヒーター7を内蔵した圧着ヘッド6が配置されている。圧着ヘッド6は上下方向に動作するものである。

【0013】次に、(d)に示すように、圧着ヘッド6が下方へ動作し、セラミックグリーンシート3が、支持体5の上に積み重ねられる。なお、(d)の工程において、セラミックグリーンシート3は、既に積み重ねられたセラミックグリーンシート3に対して、例えば、温度30〜100℃、圧力50〜250kg/cm<sup>2</sup>の条件で圧着する。圧着後(e)で示すように、圧着ヘッド6が上方に動作する。このように(c)、(d)、(e)を繰り返して、(f)に示す積層ブロック体4を得た。セラミックグリーンシート3の積層構造は、(f)の積層ブロック体4を90°右あるいは左へ転回した状態の図(g)に示すように、内部電極2が左右にずれて配置されている。

【0014】図1(a)は、図2の工程を経て得られた積層ブロック体4である。(b)で示すように、台板8の上に支持体5がある。その上に、内部電極2を形成していないセラミックグリーンシート1と積層ブロック体4aを圧着し、積層ブロック体4bが台板8に対向するように配置されている。そして、積層ブロック体4bの上方には、ヒーター7を内蔵した圧着ヘッド6が配置されている。圧着ヘッド6は上下方向に動作するものである。

【0015】次に、(c)に示すように、圧着ヘッド6が下方へ動作し、積層ブロック体4bが、支持体5の上の積層ブロック体4aに圧着される。なお、(c)の工程において、積層ブロック体4bは、既に積み重ねられた積層ブロック体4aに対して、例えば、温度30〜100℃、圧力50〜250kg/cm<sup>2</sup>の条件で圧着される。圧着した後、(d)で示すように、圧着ヘッド6が上方に動作する。このように(b)、(c)、(d)を繰り返して、最上層に内部電極を形成していないセラミックグリーンシート1が圧着され、(e)に示すような積層体11を形成する。

【0016】この場合の圧着方法は、熱圧着でもよいし、必要箇所に接着剤を塗布して圧着するものでもよい。なお、図1の積層体11は、セラミックグリーンシート3を5層にした積層ブロック体4を4個積み重ねたものであるが、セラミックグリーンシート3の積層数や

10

20

30

40

4

積層ブロック体4の積み重ね数は任意である。

【0017】積層体11を得る方法として、積層ブロック体4を上述のように1個1個圧着してもよいし、数個づつに分けて圧着してもよいし、全部を積み重ねたのち1回で圧着してもよい。

【0018】図1(e)で得られた積層体11を、適当な形状に切断し、焼成し、得られた焼結体の両端に内部電極と電気的に接続されるよう外部電極を設けることにより、積層セラミックコンデンサが得られる。

【0019】上記した実施例では、積層セラミックコンデンサの製造方法に関連して説明したが、その他、多層セラミック基板、積層バリスタ、積層圧電素子等の積層セラミック電子部品など、内部に回路層を有する積層セラミック電子部品全般にこの発明の製造方法を適用することができる。

【0020】

【発明の効果】この発明において、積層時における1枚のグリーンシートが受ける圧力回数を減少させたことにより、回路層の歪みや位置ずれ、切断がなくなり、積層枚数の多い積層セラミック電子部品を得ることが容易になる。

【図面の簡単な説明】

【図1】この発明の一実施例による積層セラミックコンデンサの製造方法を示す図解的断面図である。

【図2】セラミックグリーンシートを積層する工程を示す図である。

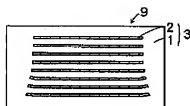
【図3】内部電極の歪みが生じた状態を示す断面図である。

【図4】内部電極の位置ずれが生じた状態を示す断面図である。

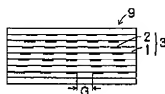
【符号の説明】

- |    |                             |
|----|-----------------------------|
| 1  | セラミックグリーンシート                |
| 2  | 内部電極                        |
| 3  | 内部電極2となる導電層を有するセラミックグリーンシート |
| 4  | 積層ブロック体                     |
| 5  | 支持体                         |
| 6  | 圧着ヘッド                       |
| 7  | ヒーター                        |
| 8  | 台板                          |
| 11 | 積層体                         |

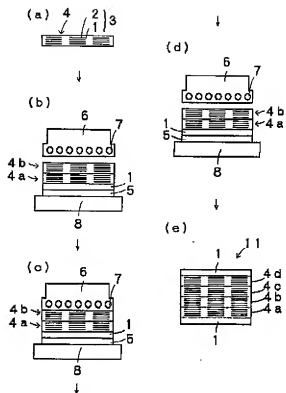
【図3】



【図4】



【図1】



【図2】

